

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-037572

(43)Date of publication of application : 07.02.2003

(51)Int.Cl.

H04J 3/00

(21)Application number : 2001-221185

(71)Applicant : NEC CORP

(22)Date of filing : 23.07.2001

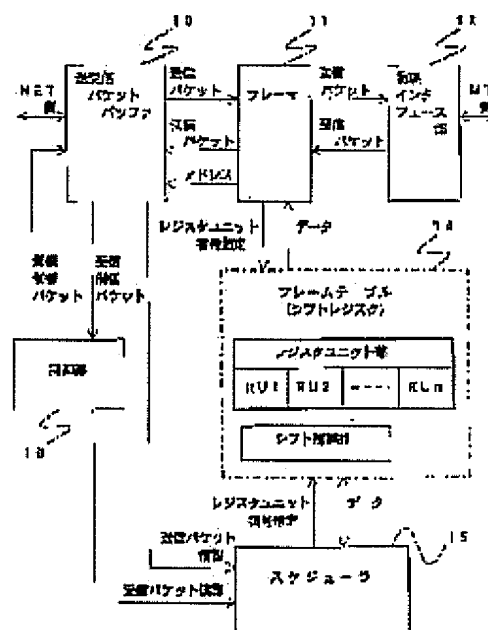
(72)Inventor : NAKAMURA MITSUYUKI

(54) SCHEDULING SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To realize scheduling for assigning slots collectively to each mobile terminal(MT) with easier operation and less processing time, when Dynamic Slot Assignment(DSA), in which slot allocation to multiple MTs can be changed for every frame, is applied to a Time Division Multiple Access(TDMA) system.

SOLUTION: A shift register is used as a frame table 14, with which a desired data can be cut into any position of the register. Therefore, when scheduling, data is inserted into the frame table in order to put a plurality of data with the same number close together, and with that single operation, the subsequent data can also be shifted back respectively.



LEGAL STATUS

[Date of request for examination] 12.06.2002

[Date of sending the examiner's decision of rejection] 16.03.2005

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(18) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-37572

(P2003-37572A)

(43) 公開日 平成16年3月7日 (2003.2.7)

(51) Int.Cl.

H04J 3/00

識別記号

FI

H04J 3/00

ターミナル (参考)

H 5K028

審査請求 有 請求項の数 2 OL (全 11 頁)

(21) 出願番号 特願2001-221185(P2001-221185)

(22) 出願日 平成13年7月23日 (2001.7.23)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 中村 光行

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100071272

弁護士 後藤 洋介 (外1名)

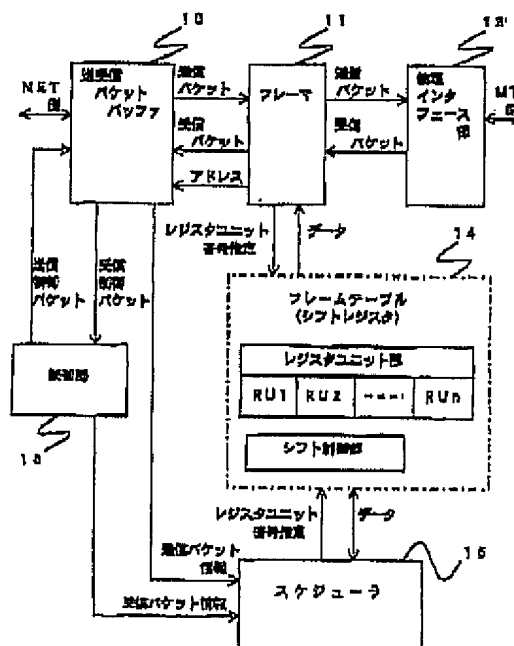
Fターム (参考) 5K028 CC05 HH03 LL01 RR01

(54) 【発明の名称】 スケジューリング方式

(37) 【要約】

【課題】 複数のMTに対してフレーム毎にスロットの割当てを変更できるDSA方式をTDMA方式に適用する場合、MTごとにならべて割当てるスケジューリングが、極めて容易かつ短い処理時間で実現できる。

【解決手段】 フレームテーブル14として、任意の位置に所望のデータを割り込ませることが可能なシフトレジスタを使用している。従って、スケジューリングにおいて同じ番号のデータをまとめるため、概データをフレームテーブルに挿入し、以降のデータを一段ずつ後へシフトする操作が一動作で可能となる。



1

【特許請求の範囲】

【請求項1】 複数の接続先とTDMA（時分割多元接続）方式を用いて通信を行う際にフレーム毎に接続先に割り当てるスロット数を変更可能なスケジューリング方式において、フレーム構造を規定しかつスケジューリングの結果が書き込まれる部位であるフレームテーブルとして、一度に縦列接続するレジスタユニットの任意の位置に所望のデータを割り込ませることが可能なシフトレジスタを備えることを特徴とするスケジューリング方式。

【請求項2】 請求項1において、前記シフトレジスタは格納されたデータ内容を指示するとそのデータが格納されているレジスタユニットに対応した番号が出力される手段を有することを特徴とするスケジューリング方式。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、複数の利用者に対する多重化をTDMA（時分割多元接続）方式を用いて行い、かつ各利用者に対する割当てスロット数をフレーム毎にダイナミックに変えられる方式、特に基地局から端末局、端末局から基地局の双方向ともダイナミックに変えられるDSA（Dynamic Slot Assignment）方式を実現するためのスケジューリング方式に関する。

【0002】

【従来の技術】 近年、通信のマルチメディア化により、各利用者の通信速度に対する要求範囲が広く、しかも同一利用者においても必要な通信速度が時々刻々と変動するようになってきた。このような中で、限りのあるトータル通信容量を極力有効に使いきる方式として開発されたのがDSA（Dynamic Slot Assignment）方式であり、例えばMMAC（Multimedia Mobile Access Communication Systems）推進協議会などで標準化された高速無線アクセスシステムにおいて採用されている（ARIB STD-T70）。

【0003】 図6はDSA方式を用いた高速無線アクセスシステムの一つの例であり、本例ではネットワーク（以後、NETと呼称する）に接続する一つの基地局（以後、AP：Access Point）80と複数（m台）の移動端末（以後、MT：Mobile Terminal）、MT1～MTmとが無線で接続されている（サフィックスとなる番号・符号は、図面において、明確な判断を可能とするため半角で示してある。）。

【0004】 一定の周期で繰り返される無線のフレームは、ある特定の機能毎に用意された無線上のバケットであるチャネル（以後、CH）から構成される。ARIB STD-T70では何種類ものCHが規定されているが、本例では簡単のため、ユーザが利用するデータを伝送するユーザデータCHと、AP～MT間で各種の制御データを伝送するための制御データCH、及びフレームの先頭に配置

(2)

特開2003-37572

2

されるフレーム構造通知CHの3種類に限定して説明する。（これ以外でも説明が煩雑になるのを避けるため、ARIB STD-T70を簡素化あるいはモディファイした仕様で説明を行う。）CHはさらに、フレームの最小構成単位であるタイムスロットに分割でき、これにフレームの中で一連の番号を付与することによってどの位置にあるタイムスロットかを特定できるようにしている。CHの長さはCHの種類によって異なるが、1タイムスロットの整数倍で規定されるので、全てのCHのスタート位置はタイムスロット番号によって指定することが出来る。

10

【0005】 例えば、図8に示すフレーム構成B1では、フレームの先頭に、フレーム構造を自局内の全MTに対して通知するフレーム構造通知CHが配置され、続いてAP80からMT1～MTmへ向かうCHの総称である下りCH、更にMT1～MTmからAP80へ向かうCHの総称である上りCHが配置される。送信するCHがなくなれば残りのフレームは無信号のブランクになる。フレーム構造通知CHはフレームの先頭位置を示して各MTがフレーム同期を取れるようにするとともに、どのMTに対するどのような下りデータまたは上りデータがフレームのどのタイミングからスタートし、データ長がどれだけあるかを指示する。このためフレーム構造通知CHは、あるMTに対応するバケット毎に、MT番号、CHの種類、上り／下りの別、スタート位置ポイント（タイムスロット番号のポイント）、およびデータ長からなる一連のデータブロックを有する。なお、下りCHあるいは上りCHの中で、あるMTに対するCHが複数ある場合は1つのCH群にまとめ、CH群毎に必要なオーバーヘッドがいたずらに増加しないようなフレームの構築を行う。これはMTが送受信部を動作させる回数を減らすこととなるので、省電力上も効果がある。

20

30

【0006】 以上の仕組みによってAP80はフレームの構造を明示することができ、AP80はこのようにして指定したタイムスロット位置で各MT宛のデータを送信し、また各MTからのデータを受信する。また各MTは、フレーム構造通知CHに含まれるデータブロックを解析することで自分が受信すべきCHおよび送信すべきCHのタイムスロット位置を知り、そのタイミングで送受信を行う。

40

【0007】 このようなフレーム構成を用いれば、フレーム毎、またMT毎に割り当てるスロット数をダイナミックに増減する上述したDSA方式が可能となる。例えばMT5に送信すべきデータが一時的に大量にNET側から到来した場合、空いているスロットを全てMT5の下りCHに割り当てることで、他の通信に影響を与えることなくMT5にデータを速やかに送信することができる。このため、従来の固定スロット割り当て、あるいはスロット数の増減をAPとMTとの間で交渉してから行う可変スロット割り当てに比べ、ダイナミックかつスピーディーなスロット割り当ての変更が行え、この結果、

50

(3)

特開2003-37572

3

限られた通信容量の有効な活用が可能となる。

【0008】このようにフレーム毎に各MTに割り当てるCH種別・CH数とその位置とを構成し、フレームの構造を決めることをスケジューリングと言う。スケジューリングは、NET側から到来しているデータ数および各MTが制御データCH経由で送信を要求しているデータ数をベースに、データの優先レベル、通信容量の最大化、等を勘案してAPB0に実装されたスケジューラが実行する。スケジューリングの結果は前述のようにフレーム構造通知CHに反映されて各MTに周知される。

【0009】次に、図7、図8を参照して従来のスケジューリング方式の一例について説明する。本例は、フレームテーブルを用いてスケジューリングを行い、またその結果を記録する方式である。まずフレームテーブルについて図8を参照して説明する。フレームテーブル82は、本例ではランダムアクセスメモリ(RAM)で出来ており、所定のデータ数毎に区切ってアドレス順に並べたメモリブロック(以後、MBと略称する)から構成される。フレームテーブル82上の各MBは、無線フレーム83上の1つのCHに対応しており、例えば、第1番目のMB₁がフレーム構造通知CH、MB₂がMT₁の下りユーザデータCH、また特殊な場合として、第r番目のMB_rが下り/上りの切り換え時間であるガードタイムの継続時間を指示する等々の仕組みになっていて、無線フレームの送受信順にMBの内容が並ぶ。個々のMB80には、そのCHが制御データ用かユーザデータ用か、また相手はどのMT番号か、さらに上りか下りか等を示すCH情報と、そのCHが占有するスロット数と、送信データが格納されている送受信バッファ、または受信データが格納される送受信バッファのアドレスを示すアドレスポインタのデータ等が書き込まれていて、フレーム81はこれらのデータの指示通りに無線フレームを生成する。

【0010】続いて図7を参照すると、送受信バッファ70は、バッケットを種類別に一時的に蓄積する部位であり、送信ユーザデータバッファ、受信ユーザデータバッファ、送信制御データバッファ、受信制御データバッファ、この他、フレーム構造通知CHで送出するデータを蓄積する特定用途のバッファも持つ。その中の送信ユーザデータバッファは、NET側から次々と、ランダムな宛先、ランダムなバッケットサイズで到来するユーザデータバッケットをMTに送信するまでの間、到着順に蓄積する。受信ユーザデータバッファは、複数のMTから受信したランダムな宛先、ランダムなバッケットサイズで到来するユーザデータバッケットをフレーム71から受け取り、NET側あるいは他のMTに送信するまでの間、到着順に蓄積する。送信制御データバッファは、制御部73が作成しMTへの制御データとして送られるものを、また受信制御データバッファは

4

複数のMTから受信した制御データを制御部73が処理するまでの間、いずれも発生順に蓄積する。

【0011】フレーム71は所定のタイミングに従って無線のフレーム信号を生成する部分である。まず、フレームテーブル74のMBを先頭から順番に読み出して行き、MBのアドレスポインタが指示する送受信バッファ70のアドレスから送信データを次々と読み出して物理インタフェース部72に送る。またフレーム71は、物理インタフェース部72から受け取ったMTからの受信データを、対応するMBのアドレスポインタが指示する送受信バッファ70のアドレスに格納する。それぞれのMBを読み出すべきタイミング、送受信バッファ70からデータを読み出すタイミング、および物理インタフェース部72からデータを受け取るタイミングそれぞれは、各CHの占有スロット数情報から算出される。本方式はアドレスポインタを利用することで、無線フレーム通りの順に並べる対象をMBのデータだけに絞っており、送受信バッファ全体を順に並べる必要がない。従って、送受信バッファ全体を無線フレーム通りの順に並べ替えた場合に必要となる、メモリ間の転送時間を大幅に削減することが出来る。

【0012】物理インタフェース部72は本例のように無線の場合は、変復調器および送受信のための増幅器により信号を物理的に送受信する部位である。

【0013】制御部73はMTへ送信する送信制御データバッケットを作成し、またMTから受信した受信制御データバッケットの内容を解析する。解析した結果の情報、即ちあるMTが要求するデータ速度(フレーム当たりのデータ数)、制御データバッケットの送信を要求する数等はスケジューラ75に受信バッケット情報として伝達する。

【0014】スケジューラ75は、NET側から到来したバッケットのデータ数、MT側から制御データCHを通して上がってくる、送信を要求するバッケットのデータ数等の情報に基づき、スケジューリングを行う。スケジューラ75は、このスケジューリングによって毎周期のフレームの構造を決め、各MBの中身のデータを作成し、その結果をフレームテーブル74に順次書き込む。

【0015】一般にDSA方式を用いるシステムでは、送受信するデータの優先レベルも考慮してスケジューリングを行う。すなわち、優先レベルの高いデータはスケジューリング中のフレームに優先的に割り当てを行い、これを全部完了しても空きがある場合に優先レベルの低いデータも割り当てを行う。もし空きがなければ、残されたデータは次フレーム以降に割り当てる。通常この優先レベルは何種類かに細かく規定されるが、ここでは簡単のために、制御データバッケットは優先レベルが高く、ユーザデータバッケットは優先レベルが低いデータであるとして、2種類に区分することとする。

【0016】このような場合スケジューリングは、まず

(4)

特開2003-37572

5

フレームテーブル82の先頭のMB1にフレーム構造通知CHの割り当てを行う。即ち、MB1を選択して、そのメモリにCH情報（この場合はフレーム構造通知CH）、占有スロット数、フレーム構造通知CHで送信するデータが保存される送受信バッファのアドレスを指示するアドレスポインタ等を書き込む。同様に、送信制御データバッファに蓄積された古いデータから順にフレームテーブルに割り当てを行い、続いてガードタイムを割り当て、さらに各MTが制御データの送信に要求しているCH数を受信バッファ情報に基づき割り当てる。割り当てに必要な総スロット数が1フレームのスロット数を越えるときは、残ったバッファを次のフレーム以降に回す。また、まだ余裕があれば、次にユーザデータバッファのスケジューリングを行う。

【0017】ここで、前述のように下りCHあるいは上りCHの中で、あるMTに対するCHが複数存在する場合は1つのCH群にまとめられる。例えばあるMTに対し、下り制御データバッファと下りユーザデータバッファとが1つ以上発生している場合、これらは1つのCH群にまとめられる。従って、あるユーザデータバッファをスケジューリングする際は、スケジューラは同一番号のMTの制御データバッファまたはユーザデータバッファがフレームテーブルに既に存在するか否かを検索し、もしあればその次の番号のMBを該ユーザデータバッファに割り当てる。同一番号のMTのデータがない場合は例えば、下りCHまたは上りCHで割り当てられた最後のMBの次の番号のMBを該ユーザデータバッファに割り当てる。

【0018】

【発明が解決しようとする課題】上述した従来のスケジューリング方式では、同一MT番号の制御データバッファまたはユーザデータバッファに割り当てられたMBの「次のMB」に新たなユーザデータバッファを割り当てる場合、図9のフレームテーブル91に示すようにこの「次の位置」以降のMBに書き込まれたデータそれぞれを1つ後の番号のMBへシフトすることが必要である。従って、送受信バッファ全体まではシフトさせる必要がないものの、データが書き込まれた最後のMBから順次、MBそれぞれのデータを逐一読み出して次の番号のMBに書き込むという操作を、シフトが必要な全MBについて行わなければならない、少なからざる時間を要する。この操作はユーザデータバッファをスケジューリングする際、頻繁に生ずる可能性が高く、1フレームの時間より短時間で処理することが要求されるスケジューリングを時間内に完了できない恐れが生ずる。

【0019】本発明の第1の課題は、このような問題を解決しDSA方式を実現するために要求されるフレームテーブルの迅速な作成を可能とするスケジューリング方式を提供することである。

【0020】上述した従来のスケジューリング方式では

6

また、同一番号のMTの制御データバッファまたはユーザデータバッファがフレームテーブルに既存か否かをスケジューラが検索する場合、同一番号のMTが見つかるまで、あるいは最後まで探して同一番号のMTがないことを確認するまでMBの検索を行う必要がある。スケジューリングが進み、データを書き込まれたMBの数が増えるに従って、この検索に要する平均時間は増加し続け、これもスケジューリングにおける処理遅延の大きな要因となる。

10 【0021】本発明の第2の課題は、このような問題を解決し、DSA方式を実現するために要求されるフレームテーブルの検索を迅速に実行することができるスケジューリング方式を提供することである。

【0022】

【課題を解決するための手段】本発明によるスケジューリング方式は、複数の接続先とTDMA（時分割多元接続）方式を用いて通信を行う際にフレーム毎に接続先に割り当てるスロット数を変更可能なスケジューリング方式であって、フレーム構造を規定しかつスケジューリングの結果が書き込まれる部位であるフレームテーブルとして、一連に縦列接続するレジスタユニットの任意の位置に所望のデータを割り込ませることが可能なシフトレジスタを備えることを特徴としている。

【0023】また、前記シフトレジスタは格納されたデータ内容を指示するとそのデータが格納されているレジスタユニットに対応した番号が出力される手段を有することを特徴としている。

【0024】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して説明する（サフィックスとなる番号・符号は、図面において、明確な判読を可能とするため半角で示してある。）。

【0025】図1は本発明の第一の実施の形態を示す機能ブロック図である。図1に示されたスケジューリング方式を実行するブロックは、図6に示される高速無線アクセスシステムにおける基地局AP80に備えられ、AP80の作る無線セルに存在する移動端末MT1～MTmとの間でDSA方式を用いた無線バッファの送受信を可能とするものである。

40 【0026】図1に示されたスケジューリング方式は、送受信バッファ10、フレーム11、物理インタフェース部12、制御部13、フレームテーブル14、およびスケジューラ15により構成されている。

【0027】送受信バッファ10は、バッファを種類別に一時的に蓄積する部位であり、送信ユーザデータバッファバッファ、受信ユーザデータバッファバッファ、送信制御データバッファバッファ、受信制御データバッファバッファ、その他、フレーム構造通知CHで送出するデータを蓄積する特定用途のバッファも持つ。

その中の送信ユーザデータバッファバッファは、NET

(5)

特開2003-97572

7

側から次々と、ランダムな宛先、ランダムなパケットサイズで到来するユーザデータパケットをMTに送信するまでの間、到着順に蓄積する。受信ユーザデータパケットバッファは、複数のMTから受信したランダムな宛先、ランダムなパケットサイズで到来するユーザデータパケットをフレーム11から受け取り、NET側あるいは他のMTに送信するまでの間、到着順に蓄積する。送信制御データパケットバッファは、制御部13が作成しMTへの制御データとして送られるものを、また受信制御データパケットバッファは複数のMTから受信した制御データを制御部13が処理するまでの間、いずれも発生順に蓄積する。

【0028】フレーム11は所定のタイミングに従って無線のフレーム信号を生成する部分である。まず、フレームテーブル14のレジスタユニット（以後、RUと略称する）、RU1～RU_nを先頭から順番に読み出して行き、RUに書き込まれているアドレスポインタが指示する送受信パケットバッファ10のアドレスから送信データを次々と読み出して物理インタフェース部12に送る。またフレーム11は、物理インタフェース部12から受け取ったMTからの受信データを、対応するRUのアドレスポインタが指示する送受信パケットバッファ10のアドレスに格納する。それぞれのRUを読み出すべきタイミングや送受信パケットバッファ10からデータを読み出すタイミング、また物理インタフェース部12からデータを受け取るタイミングは、各CHの占有スロット数情報から算出される。

【0029】物理インタフェース部12は本例のように無線の場合は、変復調器および送受信のための増幅器により信号を物理的に送受信する部位である。

【0030】制御部13はMTへ送信する送信制御データパケットを作成し、またMTから受信した受信制御データパケットの内容を解析する。解析した結果の情報、即ちあるMTが要求するデータ速度（フレーム当たりのデータ数）、制御データパケットの送信を要求する数等はスケジューラ15に受信パケット情報として伝達する。

【0031】フレームテーブル14は、 n 個のレジスタユニット、RU1～RU_nを有するレジスタユニット部とシフト制御部とからなるシフトレジスタで構成される。本シフトレジスタの動作については後述する。

【0032】ここで、まず図3を参照してフレームテーブル32と無線フレーム33との対応を説明する。

【0033】フレームテーブル32上の各RUは、無線フレーム33上の1つのCHに対応しており、例えば第1番目のRU₁がフレーム構造通知CH、第2番目のRU₂がMT₁の下りユーザデータ（図ではMT₁、ユーザ）CH、また特殊な場合として、第 r 番目のRU _{r} が下り/上りの切り換え時間であるガードタイムの継続時間を指示する等々の仕組みになっていて、無線フレーム

8

の送受信順にRUの内容が並ぶ。個々のRU30には、そのCHが制御データ用かユーザデータ用か、また相手はどのMT番号か、さらに上りか下りか等を示すCH情報と、そのCHが占有するスロット数と、送信データが格納されている送受信パケットバッファ、または受信データが格納される送受信パケットバッファのアドレスを示すアドレスポインタのデータ等が書き込まれている。フレーム31はこれらのデータの指示通りに無線フレームを生成する。

10 【0034】再び図1に戻ると、スケジューラ15は、NET側から到来したパケットのデータ数、MT側から制御データCHを通して上がってくる、送信を要求するパケットのデータ数等の情報に基づき、スケジューリングを行う。スケジューラ15は、このスケジューリングによって毎周期のフレームの構造を決め、各RUの中身のデータを作成し、その結果をフレームテーブル14に順次書き込む。本方式ではアドレスポインタ等、主要なデータだけで構成されたフレームテーブルを利用することで、送受信パケット全体を無線フレームの送受信順に並べずとも無線フレームを生成できるようにしている。

20 【0035】次に、図2を参照してフレームテーブルを構成するシフトレジスタの動作について説明する。図2は本シフトレジスタの一つの実施例を示すブロック回路図である。図2に示すごとく、本シフトレジスタはレジスタユニット部20およびシフト制御部21に大別される。

【0036】レジスタユニット部20は n 個のレジスタユニットRU1～RU_nからなり、各RUはセクタ、レジスタ、イネーブル付きバッファを有している。セクタは、それに続くレジスタへの入力データとして、入力データバス上のデータか前段のRU出力かのいずれかを選択するものであり、制御信号（SEL）が高レベル（以後「H」と略称する）の場合に入力データバス側、それ以外は前段のRU出力側を選択する。レジスタは、シフトクロックを与えると、セクタによって選択された側のデータを取り込んで保持する。イネーブル付きバッファは、制御信号（SEL）が「H」のときゲートを開いて出力データバス上にレジスタが保持するデータを出す。

40 【0037】シフト制御部21はデコーダ、イネーブル付きバッファ1～ n 、および論理和回路2～ n からなる。シフト制御部21のデコーダにRU番号指定のバイナリー信号が入力されると、デコーダ出力では n 本の出力信号線のいずれか一つ、例えば第 m 番目のデコーダ出力が「H」となる。このため、デコーダ出力が接続されたRU _{m} の制御信号（SEL）が「H」になるとともにイネーブル付きバッファのゲートが開いてシフトクロックの通過が可能になる。デコーダ出力は同時に、次段の論理和回路「+」にも接続されてその出力が「H」にし、以下次々と最後の論理和回路出力まで

50

(6)

特開2003-37572

9

10

「H」とする。この結果、「m」以降の全てのイネーブル付きバッファのゲートが開いてシフトクロックの通過が可能になる。なお、信号の通過可否を制御信号によってコントロール出来れば、イネーブル付きバッファ以外の他の論理回路に置き換えることも可能である。

【0038】さてこの状態でシフトクロックを加えると、RUの動きは次のようになる。即ち、RU₁～RU_{n-1}にはシフトクロックが供給されないため、レジスタの内容は不変である。RU_n以降にはシフトクロックが供給され、そのときの入力データが取り込まれる。ここでRU_nではセレクトが入力データバス側を選択するため、そのときの入力データバス上のデータが取り込まれる。RU_{n+1}以降ではセレクトが前段のRU出力を選択するため、各RUにはそれぞれ前段のデータが取り込まれ、いわゆるシフト動作を行う。

【0039】以上をまとめると、RU番号指定を行った上でシフトクロックを1つ入力すると、RU番号指定で指定されたRUには入力データバス上のデータが取り込まれ、そのRU以降に元々保持されていたデータは一段ずつ後ろに指してシフトすることになる。またRU番号指定を行うと、RU番号指定で指定されたレジスタのデータが出力データバス上に出力され、出力データバスが接続された他の部位で必要に応じ、その内容を読むことができる。

【0040】以上の説明では分かり易くするため入力データバスと出力データバスを分けているが、入力/出力切り換えの適切な制御信号を用いることで一本のバスに統合することは容易である。

【0041】次に、図4を参照して本方式によるスケジューリングについて説明する。従来例の説明と同様に、制御データパケットは優先レベルが高く、ユーザデータパケットは優先レベルが低いデータであるとして、優先レベルを2種類に区分することとする。

【0042】このような場合のスケジューリングは、まずフレームテーブルのRU1にフレーム構造通知CHの割り当てを行う。即ち、RU1を選択して、そのレジスタにCH情報（この場合はフレーム構造通知CH）、占有スロット数、フレーム構造通知CHで送信するデータが保存される送受信パケットバッファのアドレスを指示するアドレスポインタ等を、シフトレジスタの入力データバスを介して書き込む。同様にして、送信制御データパケットバッファに蓄積された古いデータから順にフレームテーブルに割り当てを行い、続いてガードタイムを割り当て、さらに各MTが制御データの送信用に要求しているCH数を受信パケット情報に基づき割り当てる。割り当てに必要な総スロット数が1フレームのスロット数を越えるときは、残ったパケットを次のフレーム以降に回すが、まだ余裕があるとし、フレームテーブル40のようなスケジューリングが行われたとする。

【0043】続いてユーザデータパケットのスケジュー

リングが行われるが、前述のように下りCHあるいは上りCHの中で、あるMTに対するCHが複数存在する場合は1つのCH群にまとめられる。従って、あるユーザデータパケットをスケジューリングする際は、スケジューラは同一番号のMTの制御データパケットまたはユーザデータパケットがフレームテーブルに既に存在するか否かを検索し、もしあればそのCH群の次の番号のRUを該ユーザデータパケットに割り当てる。

【0044】ここで、MT2宛に送信するユーザデータパケット（図ではMT2ユーザ）が、次にスケジューリングすべきパケットとして蓄積されていたとする。このときスケジューラはフレームテーブル40を検索し、下りCHにMT2宛のCHが存在しないか、シフトレジスタの出力データバスを介してチェックを行う。この例ではRU3にMT2宛の制御データ（MT2制御）CHが既に存在しているため、スケジューラはMT2宛のユーザデータ（MT2ユーザ）CHをRU4に割り当てる。このとき本実施例のシフトレジスタをフレームテーブルとして用いる方式では、RU4を番号指定で選択し、シフトレジスタの入力バスにMT2宛ユーザデータCHで書き込むべきデータを出力し、シフトクロックを1個与えれば、フレームテーブル41に示すようにRU4にMT2宛ユーザデータ（MT2ユーザ）CHのデータが挿入され、RU4以降に元々書き込まれていたデータは1段ずつ後ろに指してシフトして、フレームテーブル42が出来る。

【0045】もしこれを図9に示す従来例で行おうとすれば、最後のMBから順次、MBに書き込まれたデータを全て読み出して次のMBに書き込むという操作をMB4以降の全MBについて行い、しかるのちにMB4にMT2宛ユーザデータCHのデータを書き込むという作業となり、多大の時間が必要である。本実施例では、フレームテーブルとして図2で説明したシフトレジスタを用いることにより、入力データ/RU番号の指定時間にシフトクロック1個の時間を加えただけの極めてわずかな時間でMT2宛ユーザデータ（MT2ユーザ）CHのデータをフレームテーブルに挿入することが可能となる。

【0046】次に図5を参照して本発明の第2の実施例について説明する。

【0047】図5は図2で説明したシフトレジスタに追加する箇所を中心にして記載した機能ブロック図である。

【0048】図5において、RU1～RU_nのn個のRUからなるレジスタユニット部50は、図2のレジスタユニット部と同じものである。ここでは図2の構成に加え、さらにn個のコンパレータ1～nからなるコンパレータ部51とプライオリティエンコーダ52とを追加する。各コンパレータの入力Aは、同じ番号を持つRUの出力、その中でも特にMT番号と上り/下りを指示するビットに接続される。また各コンパレータの入力Bは、

11

比較入力データバスに接続される。

【0048】ここで比較入力データバスに例えばMT2の下り意味するデータが与えられたとする。このときもしフレームテーブルの第m番目のRUにMT2宛下りCHのCH情報が存在していれば、コンパレータは入力Aと入力Bとのデータが一致したことを示す信号を一致検出から出力する。プライオリティエンコーダ52は、この信号が入力されたことを受けて、10進数「m」をバイナリーコードに変換した信号を一致アドレスから出力する。もしRU_{m+1}にもMT2宛下りCHのCH情報が存在している場合はコンパレータ_{m+1}からも一致検出信号が出力される。プライオリティエンコーダ52は若い番側を優先する機能を備えていて、この場合、10進数「m+1」をバイナリーコードに変換した信号を一致アドレス出力から出力する。同様に、下りCHまたは上りCHの中で同じMT番号のCHが続く場合、その中で最も大きい番号がバイナリーコード化されて出力される。一方、一致検出信号がいずれの入力にも現れない場合、プライオリティエンコーダ52は不一致を示す信号を出力する。

【0050】以上の説明ではプライオリティエンコーダ52は若い番側を優先するとしたが、これに限るものではなく、スケジューラの作りによっては、若番側を優先したり、あるいは本来の値に「+1」した数値のバイナリーコードを出力するような例も考えられる。

【0051】以上に記載した機能を追加したシフトレジスタを用いてスケジューリングを行うときの動作について以下に説明する。

【0052】制御データパケットのスケジューリングまでは、第一の実施例と全く同様である。続いて行われるユーザデータパケットのスケジューリングでは、スケジューラは同一番号のMTの制御データパケットまたはユーザデータパケットがフレームテーブルに既に存在するか否かを検索しなければならぬ。第一の実施例におけるこの検索は例えば、固定的に割り当てられるRU1を除き、RU2から順番にRU番号指定を行ってレジスタユニットに保持されたデータ内容を、出力データバスを介して読み込み、同一番号でかつ上り／下りも一致するMTが存在しないか逐一比較動作を行う。この動作は、一致するデータが現れかつそれがそのCH群の最も若い番のRUであることを確認出来るまで、あるいは書き込み済みの全RUを検索しても一致するデータが無いことが判明するまで続けられる。従ってこれに要する時間は、書き込みの済んだRUの数が増えるにつれて加速度的に増大する。

【0053】一方、第二の実施例のシフトレジスタにおける検索では、コンパレータ部の比較入力データバスに、検索対象のMT番号と上り／下りの別を示すデータを与えれば、たちどころに該当する最も若い番のRU番号か、または、該当データ無しの場合がプライオリテ

(7)

特開2003-37572

12

ィエンコーダ出力から得られる。該当のRU番号が得られれば、スケジューラは、そのRU番号の次のRUに新たなCH情報を挿入すればよい。もし該当データが無い場合は、そのときの下りCHあるいは上りCHの中で最後のRUの次に新たなCH情報を挿入すればよい。

【0054】本実施例ではこのように、検索にほとんど時間を消費することなく新たなCH情報を挿入すべきRUの位置を把握することができ、第一の実施例とあいまってスケジューリングに要する時間の大幅な削減が可能となる。

【0055】以上、高速無線アクセスシステムにおけるスケジューリングとして図面を参照し説明したが、高速無線アクセスシステムとは限らず、DSA方式と同様のフレーム構成を有するシステムであれば、有線通信を含む各種のシステムに対するスケジューリングにも適用可能である。また、DSA方式は通常TDMA/TDDのシステムが基本であるが、上りCHだけ、あるいは下りCHだけに対しても同様のスケジューリングを行うことが可能である。従って、FDD（周波数分割多元接続）であっても、片方向ずつについて本方式の適用が可能である。

【0056】

【発明の効果】以上説明したように本発明によれば、フレーム毎にスロットの割り当てを変更できるDSA方式を実現するため、フレームテーブルを用いて基地局（AP）が行うスケジューリングが、極めて容易かつ短い処理時間で実行可能になるという効果を得ることができ

【0057】その理由は、フレームテーブルとして、任意の位置に所望のデータを割り込ませることを可能ならしめるシフトレジスタを使用して、同一番号で上り／下りも同じMTに対するデータを連続的に並べる操作を1回の処理で行えるようにしたからである。

【0058】また、上述のようにデータを連続的に並べるために必要な、上り／下りが同じで同一番号のMTに対するデータをフレームテーブルから検索する場合に、専用の検索回路を設けることでこれも1回の処理で行えるようにしたからである。

【図面の簡単な説明】

【図1】本発明の実施の一形態を示す機能ブロック図である。

【図2】図1に用いるシフトレジスタの実施の一形態を示す回路ブロック図である。

【図3】フレームテーブルと無線フレームとの対応、またフレームテーブルを構成するレジスタユニットの内容を示す説明対応図である。

【図4】本発明によるデータ割当ての実施の一形態を示す説明図である。

【図5】図2のシフトレジスタに追加する機能の実施の一形態を示す機能ブロック図である。

(8)

特開2003-87672

13

14

【図6】スケジューリングの一つの対象である高速無線アクセスシステムの一形態を示すシステム構成図である。

【図7】従来のスケジューリング方式の一例を示す機能ブロック図である。

【図8】従来例において、フレームテーブルと無線フレームとの対応、またフレームテーブルを構成するメモリブロックの内容を示す説明対応図である。

【図9】従来例におけるデータ割当ての実施の一形態を示す説明図である。

*【符号の説明】

10 送受信バッファ

11 フレーマ

13 制御部

14 フレームテーブル(シフトレジスタ)

15 スケジューラ

20 レジスタユニット部

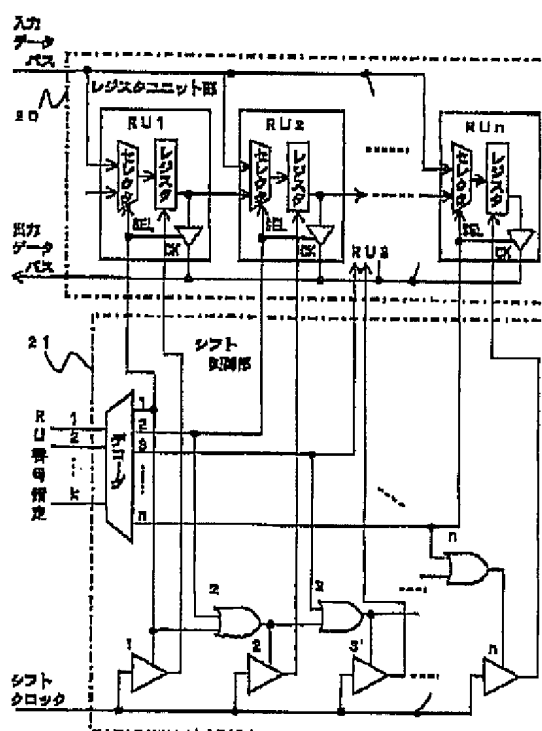
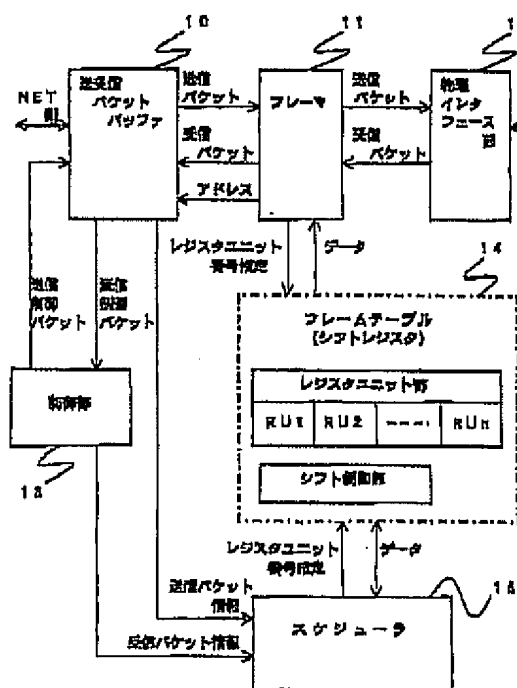
21 シフト制御部

51 コンパレータ部

*10 52 プライオリティエンコーダ

【図1】

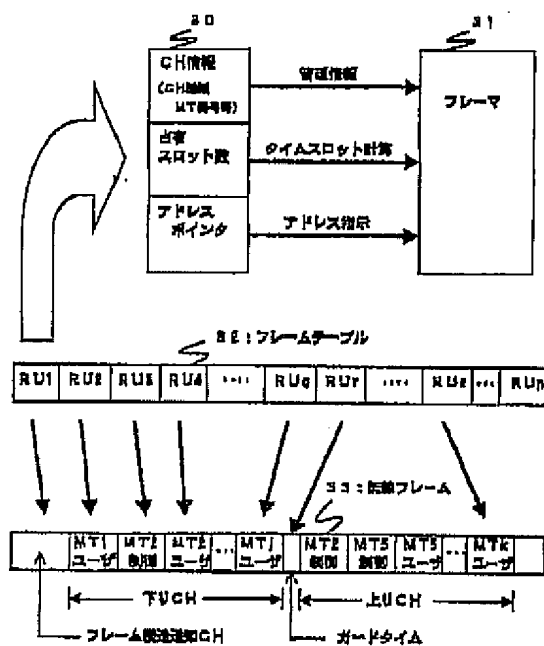
【図2】



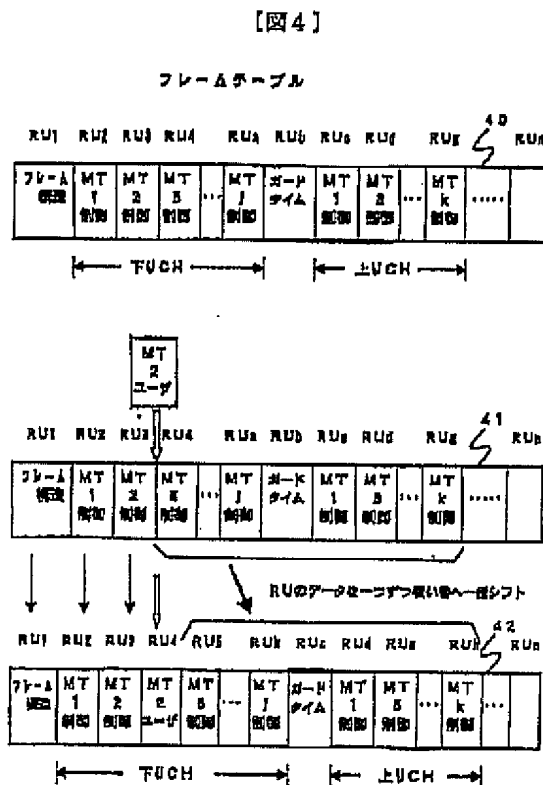
(9)

特開2003-37572

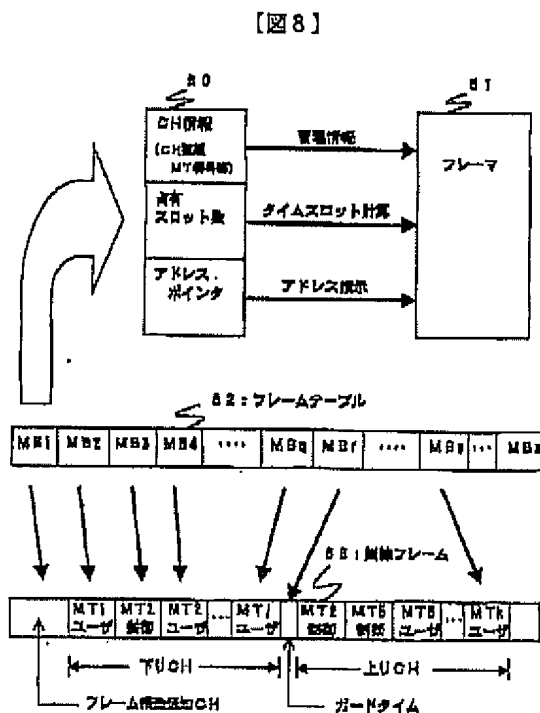
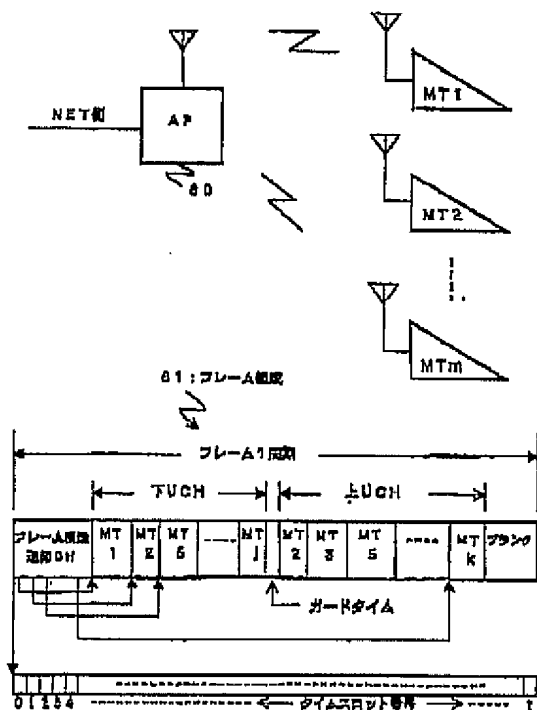
【図3】



【図4】



【図5】



(11)

特開2008-37572

【図7】

